

Table des matières

Chapitre I REPRESENTATION DES NOMBRES

1	Systèmes de numérations	1
1.1	Différents système de numération	1
1.2	Système de numération à base Quelconque	2
1.3	Système de numération décimal	3
1.4	Système de numération binaire	3
1.5	Système de numération octal	4
1.6	Système de numération hexadécimal	5
2	Passage d'une base à une autre	5
2.1	Conversion d'un nombre décimal dans une base quelconque	5
2.2	Conversion d'un nombre de base b en base 10	10
2.3	Conversion octale binaire et inversement	10
2.4	Conversion hexadécimale binaire et inversement	11
2.5	Conversion d'un nombre de base 2^k en base 2^p	12
2.6	Conversion d'une base b_1 dans une base b_2	12
2.7	Précision d'un nombre fractionnaire	12
2.8	Comparaison des nombres de bases différentes	13
3	Les codes	14
3.1	Les codes pondérés	14
3.2	Les codes minimums et les codes redondants	15
3.3	Les codes binaires décimaux	15
3.4	Les codes décimaux auto complémentées	16
3.5	Les codes adjacents ou codes réfléchis	16
3.6	Les codes détecteurs d'erreurs	18
3.7	Les codes correcteurs d'erreurs	20
3.8	Les codes alphanumériques	23
3.9	Les codes à barres	27
4	Représentation des nombres réels	31
4.1	Représentation des nombres signés	31
4.2	Représentation des nombres en virgule fixe	33
4.3	Représentation des nombres en virgule flottante	33
	Exercices corrigés	38

Chapitre II - Fonctions logiques et opérations de base

1 Définitions Fondamentales	48
1.1 Principaux types de commande de contacts	49
1.2 Variable logique.....	50
1.3 Fonction logique.....	50
2 Fonctions logiques de base	51
2.1 Fonction d'une seule variable.....	51
2.2 Fonction de deux variables.....	51
2.3 Fonction de plusieurs variables	54
3 Propriétés de base	55
4 Représentation des fonctions logiques	60
4.1 Représentation tabulaire	60
4.2 Représentation par image caractéristique	62
4.3 Représentation algébrique.....	62
4.4 Représentation numérique.....	64
4.5 Représentation graphique	65
Exercices corrigés	68

Chapitre III - SIMPLIFICATION DES FONCTIONS LOGIQUES

1 Méthode de simplification algébrique	80
2 Méthode de karnaugh	82
2.1 Regroupement des cases	82
2.2 Fonctions données sous forme produit de somme.....	89
2.3 Simplification des fonctions incomplètement définis.....	92
3 Méthode de Quine et Mac cluskey	94
3.1 Description de la méthode	94
3.2 Présentation des calculs	94
3.3 Table de choix.....	97
3.4 Comparaison avec la méthode de Karnaugh	98
4 Méthode des consensus	98
4.1 Propriétés	98
4.2 Exemple	99
4.3 Algorithme de Tizon.....	100
5 Méthode du produit	101
5.1 Principe	101

5.2 Exemple	101
5.3 Comparaison avec la méthode de Karnaugh.....	102
6 Simplification des fonctions multiples ou simultanées	103
7 Etude des aléas en logique combinatoire.....	104
7.1 Généralités et définitions	104
7.2 Aléas statiques de type 0.....	105
7.3 Aléas statiques de type 1.....	105
7.4 Aléas fonctionnels	107
7.5 Aléas logiques.....	107
7.6 Détection et élimination des aléas	108
Exercices corrigés	109

Chapitre IV - CIRCUITS COMBINATOIRES USUELS

1 Codeurs – Décodeurs – Transcodeurs	124
1.1 Codeur (ou encodeur)	124
1.2 Décodeur	129
1.3 Circuits de transcodage (Transcodeurs).....	133
2 Circuits d'aiguillage d'information.....	137
2.1 Multiplexeur	137
2.2 Applications des multiplexeurs	142
2.3 Démultiplexeur	146
2.4 Quelques multiplexeurs disponibles en circuits intégrés.....	149
3 Compérateurs numériques	150
3.1 Cas de deux nombres de deux digits	150
3.2 Cas de deux nombres de quatre digits	151
3.3 Mise en cascade de compérateurs	152
3.4 Quelques compérateurs disponibles en circuits intégrés	153
4 Générateurs / contrôleurs de parité.....	153
4.1 Exemple de transmission de 2 bits	153
4.2 Exemple de transmission de 4 bits	153
4.3 Quelques générateurs / contrôleurs de parité disponibles C I.....	156
5. Les réseaux logiques programmables	156
5.1 Structure d'un PLD.....	156
5.2 Classification des PLD.....	157
5.3 Les PAL.....	158
5.4 Les GAL.....	160
Exercices corrigés.....	163

Chapitre V - OPERATIONS ET CIRCUITS ARITHMETIQUES

1 Addition et soustraction binaires	176
1.1 Addition des nombres non signés	176
1.2 Soustraction des nombres non signés	177
1.3 Addition et soustraction des nombres signés codés en complément à 2	178
2 Addition et soustraction décimales	180
2.1 Addition en DCB	180
2.2 Soustraction en DCB	182
3 Multiplication	183
3.1 Multiplication des nombres binaires non signés	183
3.2 Multiplication des nombres binaires signés en signe et module	185
3.3 Multiplication des nombres binaires signés codés en complément à 2	185
3.4 Algorithme de BOOTH	187
3.5 Arbre de Wallace	188
3.6 Multiplication en virgule fixe	189
3.7 Multiplication en virgule flottante	189
4 Division	190
4.1 Méthode classique ou manuel	190
4.2 Algorithme de division avec restauration des restes partiels	190
4.3 Algorithme de division sans restauration des restes partiels	192
5. Additionneur binaire	193
5.1 Demi-additionneur	193
5.2 Additionneur complet	193
5.3 Additionneur à plusieurs étages	194
6. Soustracteur binaire	200
6.1 Demi-soustracteur	200
6.2 Soustracteur complet	200
7 Additionneur soustracteur binaire	201
7.1 Demi -additionneur-soustracteur	201
7.2 Utilisation d'un additionneur en soustracteur	202
8. Multiplieur binaire	204
8.1 Multiplieur série (Séquentiel)	204
8.2 Multiplieur parallèle (combinatoire)	206
9 Unité arithmétique et logique (UAL)	207
9.1 Structure de l'UAL 74181)	207
9.2 Tableau de fonctionnement et logigramme	209
9.3 Exemples	210
Exercices corrigés	212

Chapitre VI - FAMILLES DES CIRCUITS INTEGRES NUMERIQUES

1 Classification et désignation des circuits intégrés	225
1.1 Classification en fonction de nombre de portes logiques	225
1.2 Classification en fonction de la technologie	226
1.3 Boitiers et désignation des CI.....	226
2 Caractéristique et technologie d'une porte logique	229
2.1 Caractéristiques statiques.....	229
2.2 Caractéristiques dynamiques	231
3 Circuits logiques à diodes et transistors bipolaires	233
3.1 Circuits DL, RTL, DTL	233
3.2 Famille TTL.....	235
3.3 Autres familles TTL.....	243
3.4 Technologie I ² L.....	247
3.5 Familles ECL	248
4 Circuits Logique à transistors MOS	252
4.1 Inverseur NMOS.....	252
4.2 Porte NON-OU NMOS.....	252
4.3 Inverseur CMOS	253
4.4 Porte élémentaire CMOS	253
4.5 Porte CMOS à drain ouvert	254
4.6 Porte CMOS à trois états.....	254
4.7 CMOS rapide HC, HCT, AC, ACT, AHC et AHCT	255
4.8 CMOS faible tension LV, LVC, LVT et ALVC.....	256
4.9 Caractéristiques des circuits MOS.....	256
4.10 Précaution d'utilisation des circuits MOS	259
5 Circuits BICMOS	259
5.1 Inverseur BICMOS	259
5.2 Porte NON-ET à BICMOS	260
5.3 Caractéristiques des circuits BICMOS	261
6 Comparaisons des familles logiques	261
7 Compatibilité et interfaçage des CI	262
7.1 Compatibilité des séries TTL.....	262
7.2 Compatibilité des séries CMOS.....	263
7.3 Interfaces entre les circuits TTL et CMOS.....	265
7.4 Interfaces avec les circuits ECL.....	266
Exercices corrigés	268
Annexes	277
Bibliographie	295
Index	296