

# Chapitre I

## LES ELEMENTS DE BASE DU *PIC16F887*

### 1. Eléments essentiels du *PIC 16F887*

Parmi les éléments essentiels du *PIC16F887*, on peut citer:

- Mémoire programme de type *EEPROM flash* de 8K mots de 14 bits,
- Mémoire *EEPROM* de données d'une capacité de 256 octets,
- 96 registres de configuration appelés *SFR (Special Function Registers)*,
- 368 octets de *RAM* utilisateur appelés *GPR (General Purpose Registers)*,
- 4 ports d'entrée sortie 8 bits *PORTA, PORTB, PORTC, PORTD* et un port 4 bits *PORTE*,
- 2 comparateurs analogiques,
- Un convertisseur analogique numérique 10 bits à 14 canaux,
- *USART*, Port série universel, modes synchrone et asynchrone,
- *MSSP*, Port série synchrone supportant les protocoles *I2C* et *SPI*
- Trois *timers TMR0, TMR1* et *TMR2*,
- Deux modules de comparaison et Capture *CCP1* et *CCP2* avec fonction *PWM (Pulse Width Modulation)*
- Un chien de garde,
- 13 sources d'interruption,
- Générateur d'horloge jusqu' à 20 MHz,
- Protection de code,
- Fonctionnement en mode *sleep* pour réduction de la consommation,
- Programmation in-situ *ICSP (In Circuit Serial Programming)* 12V ou 5V,
- Possibilité aux applications utilisateur d'accéder à la mémoire programme,
- Tension de fonctionnement de 2 à 5V,
- Jeu de 35 instructions

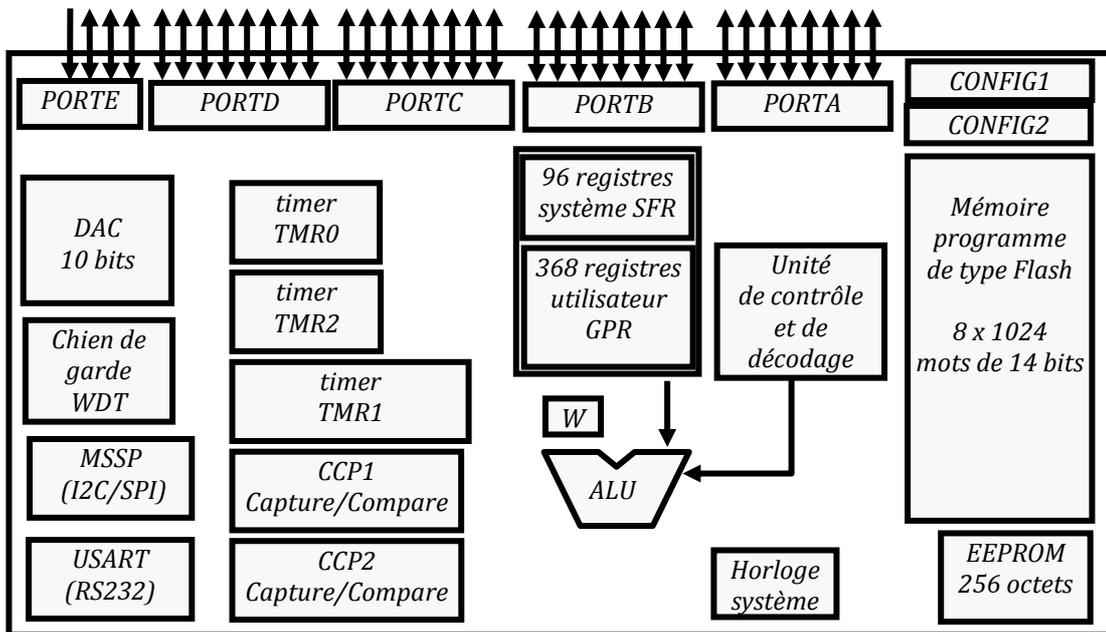
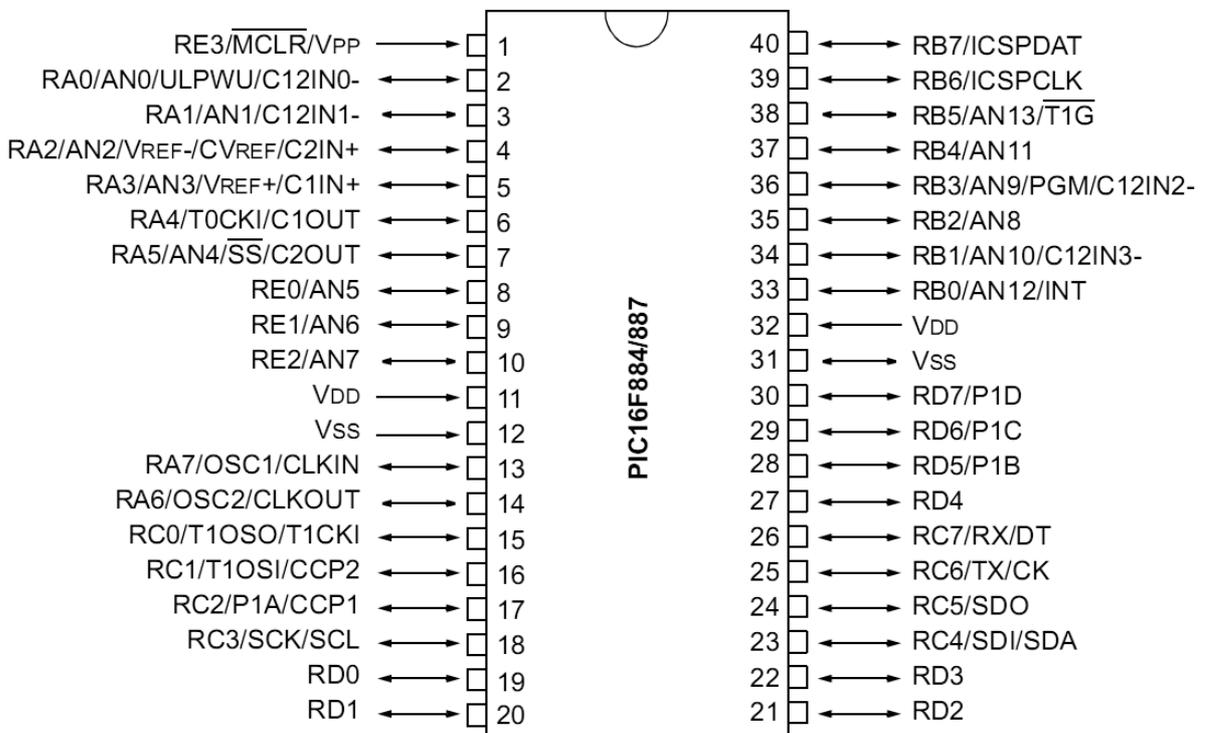


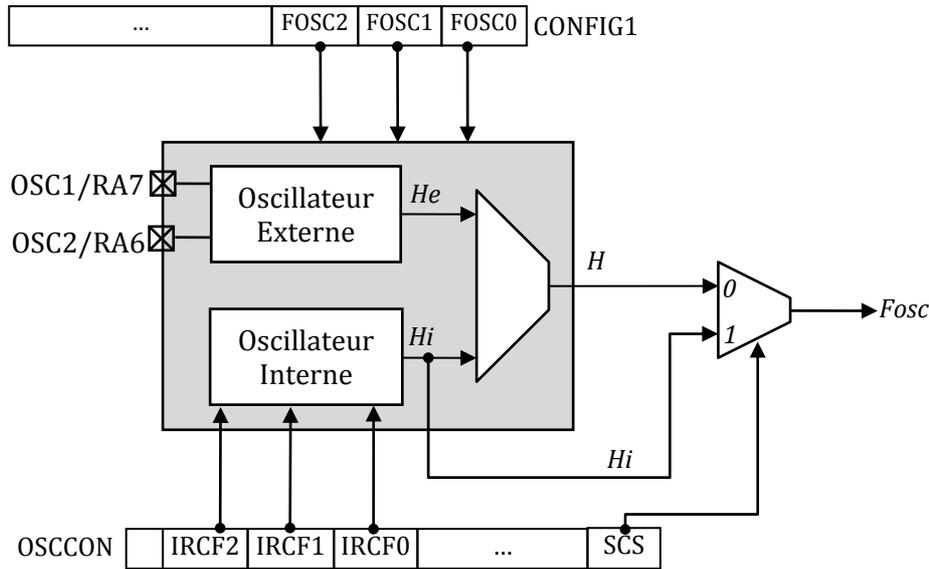
Fig. I.1 : Les éléments constitutifs du PIC 16F887

## 2. Brochage du 16F887



I-1 : brochage du 16F887 (source : Microchip DS41291F)

### 3. L'horloge



**Figure I-2:** Représentation simplifiée du générateur d'horloge sur un PIC16F887

Le PIC16F887 dispose d'un générateur intégré qui délivre l'horloge système utilisée par tous les modules. Sa fréquence est appelée **Fosc** et sa période **Tosc**. Le processeur exécute les instructions du programme au rythme de l'horloge  $Fosc/4$  obtenue par division de fréquence. On l'appelle horloge **instruction** car le PIC® exécute une instruction par période d'horloge. Cette période sera appelée  $T_{cy}$  en référence au cycle machine.

Le générateur d'horloge est constitué de deux oscillateurs. Un oscillateur externe et un double oscillateur interne. Le premier oscillateur est dit externe car le quartz ou le réseau RC permettant de fixer la fréquence sont externes.

- La configuration de l'oscillateur externe se fait à l'aide des 3 bits **FOSC2**, **FOSC1** et **FOSC0** du registre de configuration **CONFIG1** (voir §4 pour plus de détail). Ces 3 bits déterminent aussi la fonction des broches **RA7/OSC1** et **RA6/OSC2** :

**000** → **LP oscillator: Low-power crystal.** Oscillateur Externe. Quartz < 200kHz relié sur RA6 et RA7

**001** → **XT oscillator: Crystal/resonator.** Oscillateur Externe. Quartz ou résonateur ≤ 8MHz relié sur RA6 et RA7

**010** → **HS oscillator: High-speed crystal/resonator.** Oscillateur Externe. Quartz ou résonateur ≥ 8MHz relié sur RA6 et RA7

**011** → **EC External Clock.** Horloge externe appliquée sur RA7. RA6=E/S normale.

**100** → **INTOSCIO oscillator:** Oscillateur interne. RA6=E/S normale, RA7=E/S normale

**101** → **INTOSC oscillator:** Oscillateur interne. RA6=CLKOUT, RA7=E/S normale

**110** → **RCIO oscillator:** Oscillateur externe de type RC. R et C sont connectés sur RA7, RA6=E/S normale, (voir §3.2)

**111** → **RC oscillator:** Oscillateur externe de type RC. R et C sont connectés sur RA7, RA6=CLKOUT (voir §3.2)

- Le choix entre l'oscillateur externe et l'oscillateur interne se fait à l'aide du bit SCS du registre OSCCON (voir §3.6).  
 1 → Le PIC utilise l'horloge issue de l'oscillateur interne  
 0 → La source d'horloge est définie par les bits FOSC<2:0> du registre CONFIG1. Elle peut être interne ou externe (RC, XT, HS ...)
- Si on choisit de travailler avec l'oscillateur interne, les 3 bits IRFC2, IRFC1 et IRFC0 du registre OSCCON permette de fixer la fréquence de l'oscillateur interne (voir §3.6).  
 000 → 31 kHz  
 001 → 125 kHz  
 010 → 250 kHz  
 011 → 500 kHz  
 100 → 1 MHz  
 101 → 2 MHz  
 110 → 4 MHz (default)  
 111 → 8 MHz

### 3.1 Oscillateur à quartz

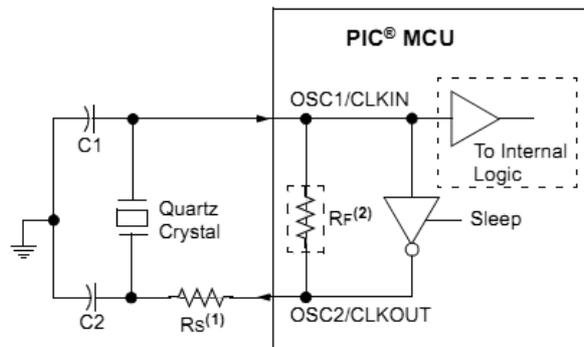


Figure I-3 : Oscillateur à quartz (source : Microchip DS41291F)

Le quartz (externe) doit être relié aux entrées RA7/OSC1 et RA6/OSC2. La fréquence  $F_{osc}$  peut aller jusqu'à 20 MHz. Le réseau de filtrage  $R_s$ ,  $C_1$  et  $C_2$  n'est pas obligatoire pour les basses fréquences.

Le bit SCS du registre OSCCON doit être égal à 0 et le registre CONFIG1 doit être configuré par la directive `_CONFIG` dans l'un des modes LP, XT ou HS.

### 3.2 Oscillateur RC.

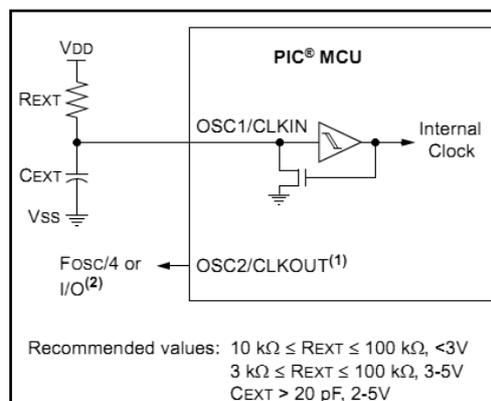


Figure I-4 : oscillateur RC (source : Microchip DS41291F)

Le réseau RC doit être connecté sur la broche RA7/OSC1 comme indiqué sur la figure. La fréquence obtenue n'est pas très précise. Elle peut varier légèrement d'un circuit à l'autre. Le bit SCS du registre OSCCON doit être égal à 0 et le registre *CONFIG1* doit être configuré par la directive *\_CONFIG* dans le mode RC ou RCIO:

- **RC** :  $FOSC<2:1:0>= 111$ . L'horloge instruction  $Fosc/4$  est accessible sur la broche RA6/OSC2 qui fonctionne en CLKOUT. On peut ainsi mesurer sa fréquence et ajuster les valeurs de *Rext* et *Cext*.
- **RCIO** :  $FOSC<2:1:0>= 110$ . Dans ce cas, l'horloge  $Fosc/4$  n'est pas accessible. La broche RA6/OSC2 fonctionne comme E/S normale accessible par le bit 6 du port PORTA

### 3.3 Horloge externe.

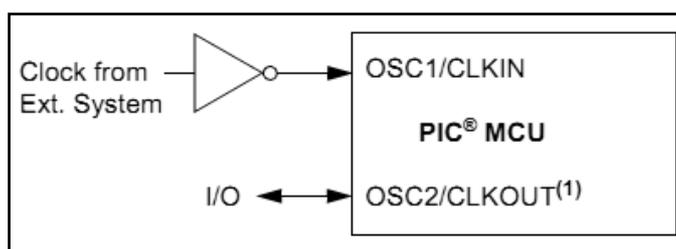


Figure I-5: Horloge interne (source : Microchip DS41291F)

L'horloge externe est appliquée sur l'entrée RA7/OSC1. La broche RA6/OSC2 fonctionne en E/S normale RA6. Le registre *CONFIG1* doit être configuré dans le mode EC :  $FOSC<2:1:0>= 011$ . Le bit SCS de OSCCON doit être égal à 0.

### 3.4 Oscillateur interne.

Dans ce mode, on n'a pas besoin de composants externes. L'horloge est issue de l'oscillateur interne.

- Le registre *CONFIG1* doit être configuré dans l'un des deux modes *INTOSC* ou *INTOSCIO* cités ci-dessous. Les bits  $<IRCF2:0>$  du registre *OSCCON* permettent de fixer la fréquence. Le bit SCS de *OSCCON* n'a aucun effet.
  - **INTOSC** :  $FOSC<2:1:0>= 101$ : Horloge interne.  $Fosc/4$  est disponible sur la broche RA6/OSC2 qui fonctionne en CLKOUT alors que la broche RA7/OSC1 fonctionne en E/S normale RA7
  - **INTOSCIO** :  $FOSC<2:1:0>= 100$ : Horloge interne. Les deux broches RA7/OSC1 et RA6/OSC2 fonctionnent en E/S normales

### 3.5 Possibilité de basculer entre Horloge externe et interne

Si le registre *CONFIG1* est configuré sur l'un des modes externes (LP, XT, HS, RC, RCIO ou EC), alors le bit SCS du registre *OSCCON* permet à n'importe quel moment du programme de basculer entre l'horloge externe et l'horloge interne. Ceci peut s'avérer intéressant si certaines parties d'une application ont besoin d'être exécutées à un rythme supérieur à d'autres.

### 3.6 Le registre OSCCON

	U(0)	R/W(1)	R/W(1)	R/W(0)	R(1)	R(0)	R(0)	R/W(1)
<i>OSCCON</i>	-	<i>IRCF2</i>	<i>IRCF1</i>	<i>IRCF0</i>	<i>OSTS</i>	<i>HTS</i>	<i>LTS</i>	<i>SCS</i>

**IRCF<2:0>**: sélection de fréquence

- 111 → 8 MHz
- 110 → 4 MHz (default)
- 101 → 2 MHz
- 100 → 1 MHz
- 011 → 500 kHz
- 010 → 250 kHz
- 001 → 125 kHz
- 000 → 31 kHz (LFINTOSC)

**OSTS**: indicateur sur l'état de l'horloge en mode *Internal External Switchover* (voir registre CONFIG1)

- 1 → le système fonctionne avec l'horloge définie par les bits FOSC<2:0> du registre CONFIG1
- 0 → le système fonctionne avec l'horloge interne (HFINTOSC ou LFINTOSC)

**HTS**: Indicateur sur l'état de l'oscillateur interne HFINTOSC (après le démarrage)

- 1 → HFINTOSC s'est stabilisé
- 0 → HFINTOSC ne s'est pas encore stabilisé

**LTS**: Indicateur sur l'état de l'oscillateur interne LFINTOSC (après le démarrage)

- 1 → LFINTOSC s'est stabilisé
- 0 → LFINTOSC ne s'est pas encore stabilisé

**SCS**: Choix de l'horloge système (ce bit est important)

- 1 → Le système utilise l'horloge issue des oscillateurs interne
- 0 → La source d'horloge est définie par les bits FOSC<2:0> du registre CONFIG1. Elle peut être interne ou externe (RC, XT, HS ...)

## 4. Les Registres de configuration CONFIG1 et CONFIG2

Pour le PIC16F887, les bits de configuration sont regroupés dans deux registres CONFIG1 et CONFIG2 situés dans la EEPROM de configuration aux positions 2007h et 2008h. Attention, ces registres ne sont pas des SFR que l'on peut modifier durant l'exécution du programme. Ce sont des registres permanents flashés au même moment que le programme. Les bits de ces registres sont aussi appelés fusibles ou *switches* de configuration.

Ces deux registres doivent être configurés à l'aide de la directive `_CONFIG`. Les logiciels de *flashage* du PIC® permettent aussi de les positionner.

### CONFIG1 : 2007

DEBUG	LVP	FCMEN	IESO	BOREN1	BOREN0	CPD	CP	MCLRRE	PWRTE	WDTE	FOSC2	FOSC1	FOSCO
-------	-----	-------	------	--------	--------	-----	----	--------	-------	------	-------	-------	-------

**DEBUG**: In-Circuit Debugger Mode bit

Si on active ce mode, on peut brancher un équipement (débugueur) sur les broches RB6 et RB7 et interagir avec le PIC alors qu'il est déjà placé dans son environnement réel. On peut ainsi, par exemple suivre un programme à la trace, consulter les valeurs des registres pour trouver les erreurs.

- 1 → In-Circuit Debugger désactivé
- 0 → In-Circuit Debugger active

**LVP**: Low Voltage Programming Enable bit

Lors du *flashage* du PIC, il faut le placer en mode programmation en forçant la broche MCLR soit à 12V (mode HVP) soit à 5V (mode LVP)

0 → *Low Voltage programming* désactivé (mode HVP)

1 → *Low Voltage programming* activé

**FCMEN:** *Fail-Safe Clock Monitor Enable bit*

Le *fail safe clock monitor* permet au *PIC* de continuer à fonctionner en cas défaillance des éléments externes de l'horloge en basculant automatiquement sur l'horloge interne

0 → *Fail-Safe Clock Monitor* désactivé

1 → *Fail-Safe Clock Monitor* est activé

**IESO:** *Internal External Switchover bit*

Les oscillateurs à quartz sont connus pour mettre du temps à démarrer. Si on active le mode *Internal External Switchover*, Le *PIC* commence à exécuter le programme à l'aide de l'horloge interne en attendant que l'horloge externe se stabilise pour basculer dessus automatiquement

0 → *Internal/External Switchover* désactivé

1 → *Internal/External Switchover* activé

**BOREN<1:0>:** *Brown-out Reset Selection bits*

Si ce mode est activé, le *PIC* se réinitialise automatiquement chaque fois que  $V_{DD}$  chute en dessous de la valeur  $V_{BOR}$  fixée par le bit  $BOR4V$  du registre *CONFIG2*

11 → *BOR* activé

10 → *BOR* activé en fonctionnement normal, désactivé en mode *sleep*

01 → *BOR* contrôlé durant l'exécution du programme à l'aide du bit  $SBOREN$  du registre *PCON*

00 → *BOR* désactivé

**CPD:** *Data Code Protection bit*

Protection en lecture de la *EEPROM* de données

1 → désactivé

0 → activé

**CP:** *Code Protection bit*

Protection en lecture de la mémoire programme

1 → désactivé

0 → activé

**MCLRE:** *RE3/MCLR pin select bit*

Choix de la fonction de la broche *RE3/MCLR*

1 → *RE3/MCLR* fonctionne en *MCLR* = entrée *RESET* (⌋ → Initialisation)

0 → *RE3/MCLR* fonctionne comme entrée numérique. Elle ne peut pas fonctionner en sortie

**PWRTE:** *Power-up Timer Enable bit*

Si on active cette option, au démarrage, le *PIC* attend 64 ms avant de démarrer le programme.

1 → *PWRT* désactivé

0 → *PWRT* activé

**WDTE:** *Watchdog Timer Enable bit*

1 → Chien de garde *WDT* activé

0 → le chien de garde *WDT* est désactivé mais il peut être activé durant l'exécution du programme à l'aide du bit  $SWDTEN$  du registre *WDTCON*

**FOSC<2:0>:** *Oscillator Selection bits* (voir paragraphe sur l'horloge)

- 111 → *RC oscillator*: RA6=CLKOUT, R et C sont connectés sur RA7  
 110 → *RCIO oscillator*: RA6=E/S normale, R et C sont connectés sur RA7  
 101 → *INTOSC oscillator*: RA6=CLKOUT, RA7=E/S normale  
 100 → *INTOSCIO oscillator*: RA6=E/S normale, RA7=E/S normale  
 011 → *EC (External Clock)*: RA6=E/S normale, RA7= entrée horloge  
 010 → *HS oscillator*: High-speed crystal/resonator, Quartz ≥ 8MHz relié sur RA6 et RA7  
 001 → *XT oscillator*: Crystal/resonator, Quartz ≤ 8MHz relié sur RA6 et RA7  
 000 → *LP oscillator*: Low-power crystal, Quartz < 200khz relié sur RA6 et RA7

**CONFIG2 : 2008**

-	-	-	WRT1	WRT0	BOR4V	-	-	-	-	-	-	-	-
---	---	---	------	------	-------	---	---	---	---	---	---	---	---

**WRT<1:0>**: Flash Program Memory Self Write Enable bits,

Pour protéger la mémoire programme contre des écritures intempestives (par le programme)

- 00 → zone 0000h à 0FFFh protégée, le reste contrôlé par le bit WREN du registre EECON1  
 00 → zone 0000h à 07FFh protégée, le reste contrôlé par le bit WREN du registre EECON1  
 00 → zone 0000h à 00FFh protégée, le reste contrôlé par le bit WREN du registre EECON1  
 11 → protection désactivée. La totalité de la mémoire dépend du bit WREN du registre EECON1

**BOR4V**: Brown-out Reset Selection bit,

Permet de définir la valeur de  $V_{BOR}$ , valeur de Vdd en dessous de laquelle le PIC se réinitialise automatiquement (dans le cas où le BOREN est activé)

- 0 →  $V_{BOR} = 2.1V$   
 1 →  $V_{BOR} = 4V$

Les bits non utilisés n'ont pas d'importance. On peut les placer à 0 ou à 1.

**4.1 Exemple de Configuration générique****CONFIG1 :**

DEBUG : OFF(1)      LVP : OFF(0)      FCMEN : OFF(0)      IESO : OFF(0)  
 BOREN : ON(11)      DCP : OFF(1)      CP : OFF(1),      MCLRE : ON(1)  
 PWRTE : ON(0)      WDTE : OFF(0),      FOSC : INTOSCIO(100)

→ CONFIG1 = 10 0011 1110 0100 = 0x23E4

**CONFIG2 :**

WRT:OFF(11), BOR4V:4V(1) → CONFIG2 = 11 1111 1111 1111 = 0x3FFF

**\_CONFIG 0x2007, 0x23E4**

**\_CONFIG 0x2008, 0x3FFF**

Avec cette configuration l'horloge système sera toujours issue de l'oscillateur interne quelque soit la valeur du bit **SCS** du registre *OSCCON*. La fréquence de l'horloge doit être fixée par les bits **IRCF<2:0>** du registre *OSCON*.

A la mise sous tension, si on ne modifie pas le registre *OSCCON*, la valeur par défaut de ces 3 bits est 110 ce qui correspond à une fréquence de 4MHz. Si on désire travailler avec une autre fréquence, il suffit de le préciser. Exemple: *OSCCON* = 70h ou 71h => Fosc = 8MHz